

IMAGE SIGNAL PROCESSOR OF IMAGE SENSOR

Publication number: JP2002252808 (A)

Publication date: 2002-09-06

Inventor(s): TANAKA KENJI; HAMANO AKIRA; KOISO MANABU

Applicant(s): SONY CORP

Classification:

- international: *H01L27/148; G06T1/00; H04N5/16; H04N5/217; H04N5/335; H04N9/04; H01L27/148; G06T1/00; H04N5/16; H04N5/217; H04N5/335; H04N9/04; (IPC1-7): H04N5/335; G06T1/00; H01L27/148; H04N5/16*

- European: H04N5/217S3; H04N9/04B

Application number: JP20010049272 20010223

Priority number(s): JP20010049272 20010223

Also published as:

US2003164885 (A1)

US7295238 (B2)

US2008068482 (A1)

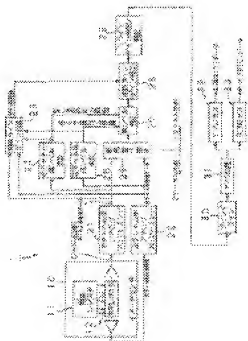
WO02069626 (A1)

EP1363448 (A1)

more >>

Abstract of JP 2002252808 (A)

PROBLEM TO BE SOLVED: To accurately correct the black level and gain difference between channels to an image sensor for dividing image information into plural of channels for outputting. **SOLUTION:** The image signal processor 1 processes the output signal of the CCD image sensor 10, that reads the pixel information of one screen in line units and divides the pixel read in line units into the left and the right channels for outputting. Also, the image signal processor 1 detects the black level of the pixel data, being read from the image sensor 10 independently to the right and left, corrects the black level for each channel, and integrates the gain difference between right and left channels of the pixel data read from the image sensor over plural lines for detecting, and corrects the gain difference between the channels.



Data supplied from the **esp@cenet** database — Worldwide

(5) Int.Cl. ⁷	識別記号	F I	ページコード ⁷ (参考)
H 0 4 N 5/335		H 0 4 N 5/335	P 4 M 1 1 8
G 0 6 T 1/00	4 6 0	C 0 6 T 1/00	4 6 0 A 5 B 0 4 7
H 0 1 L 27/148		H 0 4 N 5/16	Z 5 C 0 2 1
H 0 4 N 5/16		H 0 1 L 27/14	B 5 C 0 2 4

審査請求 未請求 請求項の数12 O L (全 12 頁)

(21) 出願番号 特願2001-49272(P2001-49272)

(22) 出願日 平成13年2月23日(2001.2.23)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 田中 健二

東京都品川区北品川6丁目7番35号 ソニ
株式会社内

(72) 発明者 濱野 明

東京都品川区北品川6丁目7番35号 ソニ
株式会社内

(74) 代理人 10006/736

弁理士 小池 晃 (外2名)

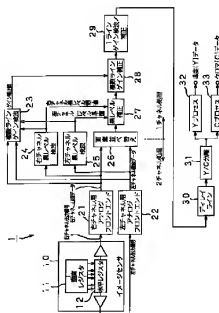
最終頁に続く

(54) 【発明の名称】 イメージセンサの画像信号処理装置

(57) 【要約】

【課題】 画像情報を複数のチャネルに分割して出力するイメージセンサに対して、黒レベル及びチャネル間のゲイン差を高精度に補正する。

【解決手段】 画像信号処理装置1は、1画面分の画素情報をライン単位で読み出し、ライン単位で読み出した画素を左右2チャネルに分割して出力するC Dイメージセンサ10の出力信号の処理を行う装置である。画像信号処理装置1は、イメージセンサ10から読み出された画素データの黒レベルを左右独立に検出し、各チャネル毎に黒レベルを補正する。また、画像信号処理装置1は、イメージセンサ10から読み出された画素データの左右チャネル間のゲイン差を、複数ラインに亘り積分して検出し、チャネル間のゲイン差を補正する。



【特許請求の範囲】

【請求項1】 1画面分の画素情報をライン単位で読み出し、ライン単位で読み出した画素情報を複数のチャネルに分割して出力するイメージセンサの出力信号の処理を行う画像信号処理装置において、

上記イメージセンサから読み出された画素情報の黒レベルを各チャネル毎に検出し、各チャネル毎に上記画素情報の黒レベルを補正する黒レベル補正手段と、

上記イメージセンサから読み出された画素情報のチャネル間のゲイン差を検出し、チャネル間のゲイン差を補正するゲイン補正手段とを備えることを特徴とする画像信号処理装置。

【請求項2】 上記ゲイン補正手段は、複数のラインに亘り平均化しチャネル間のゲイン差を検出して、チャネル間のゲイン差を補正することを特徴とする請求項1記載の画像信号処理装置。

【請求項3】 上記ゲイン補正手段は、平均化するライン数をプログラマブルに可変することを特徴とする請求項2記載の画像信号処理装置。

【請求項4】 上記ゲイン補正手段は、黒レベルを補正した画素情報に対して、チャネル間のゲイン差を補正することを特徴とする請求項1記載の画像信号処理装置。

【請求項5】 上記黒レベル補正手段は、上記イメージセンサから読み出された画素情報にオフセットを与え、黒レベルを補正することを特徴とする請求項1記載の画像信号処理装置。

【請求項6】 上記黒レベル補正手段は、上記イメージセンサから読み出された画素情報の各チャネル毎に黒レベルを検出し、補正した現在の黒レベルと検出した黒レベルとの差分に基づき目標の黒レベルを算出することを特徴とする請求項5記載の画像信号処理装置。

【請求項7】 チャネル毎に出力された画素情報をメモリに格納し、上記メモリに格納された画素情報を、1画面単位で所定の読み出し順序に従い読み出して、1チャネル化された画素情報を出力する画素並べ替え手段を備えることを特徴とする請求項1記載の画像信号処理装置。

【請求項8】 上記黒レベル補正手段及び上記ゲイン補正手段は、上記画素並べ替え手段により1チャネル化されたものの画素情報に対して黒レベル及びゲイン差の補正を行うことを特徴とする請求項7記載の画像信号処理装置。

【請求項9】 上記黒レベル補正手段及び上記ゲイン補正手段は、上記画素並べ替え手段により1チャネル化された前の画素情報に基づき各チャネル毎に黒レベル及びゲイン差を検出し、上記画素並べ替え手段により1チャネル化された後の画素情報に対して及びゲイン差の補正を行うことを特徴とする請求項8記載の画像信号処理装置。

【請求項10】 上記イメージセンサは、1ライン内を

複数のチャネルに分割して画素情報が読み出され、

上記ゲイン補正手段は、1ライン毎にチャネル間のゲイン差を検出し、検出したゲイン差に基づき1ライン毎にチャネル間のゲイン差を補正することを特徴とする請求項1記載の画像信号処理装置。

【請求項11】 上記補正手段は、複数のラインに亘り平均化しチャネル間のゲイン差を検出してチャネル間のゲイン差を補正し、そののちに、1ライン毎にチャネル間のゲイン差を検出し、検出したゲイン差に基づき1ライン毎にチャネル間のゲイン差を補正することを特徴とする請求項10記載の画像信号処理装置。

【請求項12】 上記イメージセンサは、1ライン内を複数のチャネルに分割して画素情報が読み出され、上記ゲイン補正手段は、チャネル間の境界及びその近傍部分の画素情報を抽出し、この抽出した画素情報に基づきチャネル間のゲイン差を検出し、チャネル間のゲイン差を補正することを特徴とする請求項1記載の画像信号処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、1画面分の画素情報をライン単位で読み出し、ライン単位で読み出した画素情報を複数のチャネルに分割して出力するイメージセンサの出力信号の処理を行う画像信号処理装置に関するものである。

【0002】

【従来の技術】従来より、ビデオカメラ用のCCDイメージセンサは、2次元情報として得られる1画面分の画素情報を、垂直レジスタと水平レジスタとによって読み出すことによって、1本のデータストリームに変換し、1つの出力チャネルから出力していた。このような1チャネル出力型のデータ伝送を行うCCDイメージセンサ、及び、このCCDイメージセンサに用いられる従来の1チャネル出力対応の画像信号処理装置を図9に示す。

【0003】図9に示す従来の画像信号処理装置101は、例えば、イメージに蓄積された電荷を垂直方向に転送する垂直レジスタ111と、垂直レジスタ111により転送された電荷を水平方向に1ラインづつ転送する1つの水平レジスタ112とを有したCCDイメージセンサ110の出力信号に対して、画像処理を行うものである。

【0004】この画像信号処理装置101は、CCDイメージセンサ110の水平レジスタ112から出力された出力信号に対してゲントコントロール処理やA/D変換処理等を行い、デジタル化された画像信号を出力するアナログフロントエンド回路121と、後段のY/C分離処理を行うためにデジタル化された画素データを一定時間遅延させるディレイライン122と、例えばRGB信号や補色信号として入力された画素データを輝度

(Y)成分とクロマ(C)成分とに分離するY/C分離回路123と、画素データのうちの輝度(Y)成分に対する所定の処理を行って輝度データ outputsするYプロセス回路124と、画素データのうちのクロマ(C)成分に対する所定の処理を行ってクロマデータを出力するCプロセス回路125とを備えて構成される。

【0005】以上のような構成の従来の画像信号処理回路101では、CCDイメージセンサ110から1チャネルで出力された画像信号をデジタル化して、輝度(Y)成分及びクロマ(C)成分に分離したデジタルの画像データを出力することができる。CCDイメージセンサ110の1画面分の画素数が100万画素程度であれば、通常、アナログフロントエンド回路121によるA/D変換処理等のアナログ処理の動作周波数が33MHz程度で処理される。

【0006】ところで、近年、1画面分の画素数が100万画素を越える高解像度対応のCCDイメージセンサが現れている。1チャネル出力に対応した画像信号処理回路101によって、このような100万画素を越える超高解像度のCCDイメージセンサの読み出しを行う場合、A/D変換処理等のアナログ信号処理の動作周波数が40MHzを越える。アナログ信号処理の動作周波数が急速となると、A/D変換処理等の動作が不安定となり、また、安定性を確保しようとするば非常に高価なIC等が必要となってしまう。

【0007】このような問題を解決するために、近年、複数の出力チャネルをもったCCDイメージセンサが提案されている。複数の出力チャネルから画像信号が出力されれば、A/D変換処理等のアナログ処理の動作周波数が1チャネルの場合よりも低速となる。例えば、2チャネル出力がされれば、1チャネル出力の場合と比較して1/2の動作周波数でアナログ処理を行うことができる。そして、それぞれのチャネル毎にアナログ処理を行ってデジタル化をしたのちに1チャネルに合成すれば、動作の安定性が確保される。

【0008】2チャネル出力対応の従来の画像信号処理装置201を図1に示す。

【0009】この2チャネル出力対応の従来の画像信号処理装置201は、例えば、感光して蓄積された電荷を垂直方向に転送する垂直レジスタ211と、垂直レジスタ211により転送された電荷を水平方向に1ライン分転送する第1及び第2の2つの水平レジスタ212、213とを有したCCDイメージセンサ210の出力信号に対して、画像処理を行うものである。なお、このCCDイメージセンサ210では、垂直レジスタ211から第1の水平レジスタ212への電荷の転送、及び、第1の水平レジスタ212から第2の水平レジスタ213への電荷の転送という処理がされ、同時に2ライン分の画像情報が出力される。すなわち、第11の水平レジスタ212からは例えば奇数ラインの画素が出力され、第2の

水平レジスタ213から例えば偶数ラインの画素が出力されることとなる。

【0010】この画像信号処理装置201は、第1の水平レジスタ212から出力された出力信号に対してゲインコントロール処理やA/D変換処理等を行い、デジタル化した第1チャネルの画像信号を出力する第1のアナログフロントエンド回路221と、第2の水平レジスタ213から出力された出力信号に対してゲインコントロール処理やA/D変換処理等を行い、デジタル化された第2チャネルの画像信号を出力する第2のアナログフロントエンド回路222と、第1チャネルと第2チャネルとを1チャネルの画像信号に合成するとともに後段のY/C分離処理を行うためにデジタル化した画像信号を一定時間遅延させるディレイライン223と、例えばRGB信号や補色信号として入力された画像信号を輝度(Y)成分とクロマ(C)成分とに分離するY/C分離回路224と、画像信号のうちの輝度(Y)成分に対する所定の処理を行って輝度データを出力するYプロセス回路225と、画像信号のうちのクロマ(C)成分に対する所定の処理を行ってクロマデータを出力するCプロセス回路226とを備えて構成される。

【0011】以上のような構成の従来の画像信号処理回路201では、CCDイメージセンサ210から2チャネルで出力された画像信号をデジタル化して、輝度(Y)成分及びクロマ(C)成分に分離したデジタル画像データを出力することができる。また、2チャネルで出力されるので、各チャネルに対応したアナログフロント/エンド回路221、222の動作周波数が低速となり、安定化したアナログ処理を行うことができる。

【0012】

【発明が解決しようとする課題】ところが、以上のような複数チャネル出力がされるCCDイメージセンサを製造する場合、均一な特性をもった2つの水平レジスタを製造することは、プロセス上非常に困難であった。そのため、各チャネルから出力される出力信号にゲイン差が生じたり、また、各チャネルの黒レベルにオフセット差が生じたりしていた。このようなチャネル間のゲイン差や黒レベルのオフセット差を調整するため、従来の複数チャネル出力がされるCCDイメージセンサでは、各水平レジスタにパイロット信号を含めて、パイロット信号に基づき各チャネル間のゲインや黒レベルを補正するといったことが行われていたが、パイロット信号そのものに誤差が生じるなどして、有効に補正することが困難であった。

【0013】本発明は、このような実情を鑑みてなされたものであり、画像情報を複数のチャネルに分けて出力するイメージセンサに対して、黒レベル及びチャネル間のゲイン差を、高精度に補正することが可能な画像信号処理装置を提供することを目的とする。

【0014】

【課題を解決するための手段】本発明にかかる画像信号処理装置は、1画面分の画素情報をライン単位で読み出し、ライン単位で読み出した画素情報を複数のチャネルに分割して出力するイメージセンサの出力信号の処理を行う画像信号処理装置であって、上記イメージセンサから読み出された画素情報の黒レベルを各チャネル毎に検出し、各チャネル毎に上記画素情報の黒レベルを補正する黒レベル補正手段と、上記イメージセンサから読み出された画素情報のチャネル間のゲイン差を検出し、チャネル間のゲイン差を補正するゲイン補正手段とを備えることを特徴とする。

【0015】この画像信号処理装置では、複数のチャネルに分割して出力するイメージセンサから出力される画素情報に対して、各チャネル毎に独立に黒レベルを検出してそれぞれ独立に黒レベルの補正を行うとともに、各チャネル間のゲイン差を検出してゲイン差を補正する。

【0016】また、本発明にかかる画像信号処理装置は、上記ゲイン補正手段が、複数のラインに亘り平均化しチャネル間のゲイン差を検出して、チャネル間のゲイン差を補正することを特徴とする。

【0017】また、本発明にかかる画像信号処理装置は、上記イメージセンサが1ライン内に複数のチャネルに分割して画素情報を読み出される場合、上記ゲイン補正手段が、1ライン毎にチャネル間のゲイン差を検出し、検出したゲイン差に基づき1ライン毎にチャネル間のゲイン差を補正することを特徴とする。

【0018】

【発明の実施の形態】以下、本発明の実施の形態として、本発明を適用した2チャネル出力型のCCDイメージセンサの出力信号の処理を行う画像信号処理装置について説明をする。

【0019】図1に、本発明の実施の形態の画像信号処理装置のブロック構成図を示す。

【0020】本実施の形態で適用されるCCDイメージセンサ10は、1画面分の撮像領域を水平方向の中心で2分割して、それぞれ異なるチャネルから画素情報を読み出すイメージセンサである。具体的にこのCCDイメージセンサ10は、垂直レジスタ11と、1ライン分の水平レジスタ12とを備えて構成される。垂直レジスタ11は、イメージに蓄積された電荷を1ライン単位で垂直方向に転送するレジスタである。水平レジスタ12は、垂直レジスタ11により転送されてきた1ライン分の電荷を水平方向に1画素単位で転送して、2つの出力チャネルから画素情報を読み出す。この水平レジスタ12は、1ラインの中心で2分割して、分割した一方を第1のチャネルから出力し、他方を第2のチャネルから出力している。なお、水平レジスタ12の2つの出力チャネルを左チャネルという。

【0021】画像信号処理装置1は、右チャネル用アナログ

ログフロントエンド回路21と、左チャネル用アナログフロントエンド回路22と、複数ラインゲイン検波回路23と、右チャネル黒レベル検波回路24と、左チャネル黒レベル検波回路25と、画素並べ替え回路26と、黒レベル補正回路27と、複数ラインゲイン補正回路28と、1ラインゲイン検波/補正回路29と、ディレイライン30と、Y/C分離回路31と、Yプロセッサ回路32と、Cプロセッサ回路33とを備えて構成される。

【0022】右チャネル用アナログフロントエンド回路21は、CCDイメージセンサ10の右チャネルから出力された出力信号に対してゲインコントロール処理やA/D変換処理等を行い、デジタル化された右チャネルの画素データを読み出す。右チャネルのデジタルの画素データは、右チャネル用アナログフロントエンド回路21から複数ラインゲイン検波回路23、右チャネル黒レベル検波回路24、画素並べ替え回路26に送られる。

【0023】左チャネル用アナログフロントエンド回路22は、CCDイメージセンサ10の左チャネルから出力された出力信号に対してゲインコントロール処理やA/D変換処理等を行い、デジタル化された左チャネルの画素データを読み出す。左チャネルのデジタルの画素データは、左チャネル用アナログフロントエンド回路22から複数ラインゲイン検波回路23、左チャネル黒レベル検波回路25、画素並べ替え回路26に送られる。

【0024】複数ラインゲイン検波回路23は、右チャネルの画素データと左チャネルの画素データとを複数ラインに亘って平均化し、その差分を求めて、右チャネルと左チャネルとのゲイン差を求める。求めたゲイン差は、ゲイン補正值として、後段の複数ラインゲイン補正回路28に供給される。なお、この複数ラインゲイン検波回路23の処理内容の一例を後で説明する。

【0025】右チャネル黒レベル検波回路24は、右チャネルの画素データの黒レベルを検波する。黒レベルの検波は、現在補正して行われている黒レベルと、新たに検出した黒レベルとの差分を求め、その差分を累積して平均化し、その平均化した差分値を右チャネルの黒レベルの補正值として出力する。すなわち、1IRフィードバック回路等によってデータを収束させながら黒レベルの補正值を求める。また、左チャネル黒レベル検波回路25も、右チャネルと同様に、左チャネルの黒レベル補正值を求めて出力する。このように、本画像信号処理装置1では、右チャネル及び左チャネルそれぞれ独立に、黒レベルの補正值を求められている。そのため、各チャネルの黒レベルが混合することなく、高い精度で黒レベルを検出することができる。求められた黒レベル補正值は、黒レベル補正回路27及び複数ラインゲイン検波回路23に供給される。

【0026】画素並べ替え回路26は、右チャネル画素データ及び左チャネル画素データを合成して、1チャネル化した画素データに変換する。この画素並べ替え回路

26から出力される画素データは、1チャンネル出力型のCCDイメージセンサによる画素のスキャン順序と同様のデータ配列にする。このように配列することにより、以後従来の1チャンネル出力型CCDイメージセンサによって用いていた画像信号処理回路と同様の信号処理を用いることができるようになる。1チャンネル化された画素データは、黒レベル補正回路27に供給される。なお、画像並べ替え回路26による画素の並べ替え処理内容の一例を後に説明する。

【0027】黒レベル補正回路27は、1チャンネル化された画素データに対して、黒レベル検波回路24で求められた黒レベル補正値をオフセット加算して、画素データの黒レベル補正を行う。なお、黒レベル補正値は、右左の両チャンネルそれぞれ独立に求められているため、1チャンネル化された画素データの各画素に対して加算する黒レベルを、スキャン順序に応じて(例えば半ライン毎)に切り換える。黒レベルが補正された画素データは、複数ラインゲイン補正回路28に供給される。

【0028】複数ラインゲイン補正回路28は、1チャンネル化された画素データのうちの一方のチャンネル(例えば右チャンネル)に対して、複数ラインゲイン検波回路23で求めたゲイン補正値を乗算して、チャンネル間のゲイン差の補正を行う。なお、いずれか一方のチャンネルのゲインを基準にして、他方のチャンネルのゲインを変化させれば、チャンネル間のゲイン差は補正することができるので、複数ラインゲイン補正回路28では、一方のチャンネル(例えば右チャンネル)に対してのみ、ゲイン補正値を乗算する。また、1チャンネル化された画素データのうちの一方のチャンネルの各画素に対してのみゲイン補正値を乗算するには、スキャン順序に応じて(例えば半ライン毎)ゲイン補正値を乗算するかどうかを切り換えてながら、行えばよい。ゲイン補正値が乗算された画素データは、1ラインゲイン検波/補正回路29に供給される。

【0029】1ラインゲイン検波/補正回路29は、1ライン毎に右チャンネルと左チャンネルの境界部分の画素を抽出し、その境界部分のゲイン差を検出して、そのゲイン差を補正する。この1ラインゲイン検波/補正回路29は、1ライン単位で完結したチャンネル間のゲイン補正を行い、1ライン単位で生じているチャンネル境界部分のゲインの不連続性を補正することができる。1ライン単位でゲイン補正がされた画素データは、ディレイライン30に供給される。なお、1ラインゲイン検波/補正回路29の処理内容の一例を後に説明する。

【0030】ディレイライン30は、後段のY/C分離処理を行うため、画素データを一定時間遅延させる。ディレイライン30によって遅延された画素データは、Y/C分離回路31に供給される。

【0031】Y/C分離回路31は、例えばRGB(信号)や補色信号として入力された画素データを輝度(Y)成分とクロマ(C)成分とに分離する。輝度(Y)成分

は、Yプロセス回路32に供給され、クロマ(C)成分は、Cプロセス回路33に供給される。

【0032】Yプロセス回路32は、輝度(Y)成分に対する所定の処理を行って輝度データを出力する。Cプロセス回路33は、クロマ(C)成分に対する所定の処理を行ってクロマデータを出力する。

【0033】以上のような構成の画像信号処理回路1では、CCDイメージセンサ10から左右の2チャンネルで出力された画素データを、それぞれチャンネル毎にデジタル化するので、アナログフロントエンド回路21、22の動作周波数を低速とすることができ、安定化した処理を行うことができる。

【0034】(複数ラインゲイン検波回路)つぎに、複数ラインゲイン検波回路23の構成について詳細に説明する。

【0035】複数ラインゲイン検波回路23は、図2に示すように、右チャンネル黒レベル補正部41と、ゲイン補正部42と、右チャンネル境界画素抽出部43と、右チャンネル積分部44と、左チャンネル黒レベル補正部45と、左チャンネル境界画素抽出部46と、左チャンネル積分部47と、ゲイン検波部48とを備えて構成される。

【0036】右チャンネル黒レベル補正部41は、右チャンネルの画素データと、右チャンネル黒レベル検波回路24により求められた右チャンネル黒レベル補正値が入力される。右チャンネル黒レベル補正部41は、右チャンネルの画素データに、右チャンネル黒レベル補正値をオフセット加算することによって、黒レベルの補正を行う。同様に左チャンネル黒レベル補正部45には、左チャンネルの画素データと、左チャンネル黒レベル検波回路25により求められた左チャンネル黒レベル補正値が入力される。左チャンネル黒レベル補正部45は、左チャンネルの画素データに、左チャンネル黒レベル補正値をオフセット加算することによって、黒レベルの補正を行う。このようにチャンネル間のゲイン差を求める前に、画素データ中の黒レベルの補正をすることによって、黒レベルが一致した状態での正確なゲイン差を検出することができることとなる。右チャンネル黒レベル補正部41により黒レベルが補正された画素データは、ゲイン補正回路42に供給される。また、左チャンネル黒レベル補正部45により黒レベルが補正された画素データは、左チャンネル境界画素抽出部46に供給される。

【0037】ゲイン補正部42は、黒レベルが補正された右チャンネルの画素データと、後段のゲイン検波部48で求められたゲイン補正値とが入力される。ゲイン補正部42は、右チャンネルの画素データに、ゲイン補正値を乗算することにより、右チャンネルの画素データのゲイン補正を行う。このようにゲイン補正を行ったのちにゲイン検波を行うことによって、常に初期値からゲイン検波を行うのではなく、これまで求めたゲイン補正値からの増減分のみを補正データとして出力することができる。

る。そのため、後段の積分部44、47やゲイン検波部48の回路規模や演算処理を簡略化することができる。ゲイン補正部42によりゲイン補正がされた右チャネル画素データは、右チャネル境界画素抽出部43に供給される。

【0038】右チャネル境界画素抽出部43及び左チャネル境界画素抽出部46は、チャネル間のゲイン差を検出する際に、右チャネルと左チャネルとの画像の違いによる差分の影響を取り除くため、右チャネルと左チャネルの境界部分の画素のみを抽出する処理を行う。境界部分の画素であれば、両像の特性上相関関係が強く、両像の違いによる差分が非常に少ないためである。右チャネル

$$S_m = (1/2^n) I_m + ((2^n - 1)/2^n) S_{m-1} \cdots (1)$$

ここで、Iは、入力された境界画素データの一つの画素の値であり、Sは積分結果であり、nは積分の時定数（積分する範囲）を規定する値である。I、Sの下付けの添え字は、境界画素データの画素番号を示す。

【0040】また、以上の演算式をハードウェア化して実現する場合には、図4に示すような演算回路50となる。

【0041】演算回路50において、入力された境界画素データ I_m は、第1の乗算器51に入力される。第1の乗算器51は、境界画素データ I_m に $1/2^n$ を乗算して、 $(1/2^n) I_m$ を出力する。この第1の乗算器51から出力された値は、第2の加算器52に入力される。第1の加算器52は、第1の乗算器51から出力された $(1/2^n) I_m$ と、第1のラッチ回路53に格納されている $((2^n - 1)/2^n) S_{m-1}$ とを加算して、積分値 S_m を算出する。算出された積分値 S_m は、第2のラッチ回路54に格納される。第2のラッチ回路54に格納されている積分値 S_m は、積分値取り込みタイミングに応じて切り換えられる第1のスイッチ5によって、第3のラッチ回路56に転送される。第3のラッチ回路56に格納された積分値 S_m は、続いて、第4のラッチ回路57に転送される。

そして、この第4のラッチ回路57に格納されている値が、外部に出力される。また、第4のラッチ回路47に格納されている積分値 S_m は、第2の乗算器58及び第2の加算器59によって、 $((2^n - 1)/2^n) S_m$ の演算がされる。この演算結果は、次に境界画素データ I_m が入力されたときの演算として用いられる $((2^n - 1)/2^n) S_{m-1}$ として、第1のラッチ回路53に格納される。

【0042】なお、この演算回路50では、外部から入力される時定数nによって $1/2^n$ 乗算器51、52の乗数が設定される。この時定数nを例えばプログラムに設定することによって、出力する積分値Sの収束スピードを変化させることができる。図5に、 $I=1.00$ としたときの収束スピードの違いを示したグラフを示す。

ル境界画素抽出部43及び左チャネル境界画素抽出部46は、例えば、図3に示すように、右チャネルと左チャネルの境界ラインを挟んで、左右2画素ずつを、垂直方向の全ラインに亘って抽出する。右チャネルの境界画素データは右チャネル積分部44に供給され、左チャネルの境界画素データは左チャネル積分部47に供給される。

【0039】右チャネル積分部43及び左チャネル積分部46は、抽出された境界画素データを、複数ラインに亘って積分する。積分演算は、例えば、以下の式(1)に示すように行う。

【0043】また、この積分回路50では、積分初期値を設定するためのスイッチ60が設けられている。積分初期値を設定することによって、安定値までの収束時間を短縮することができる。

【0044】以上のように右チャネル積分部43及び左チャネル積分部46は、それぞれ右チャネル積分値及び左チャネル積分値を出力する。出力した右チャネル積分値及び左チャネル積分値は、ゲイン検波部48に供給される。

【0045】ゲイン検波部48は、右チャネル積分値及び左チャネル積分値の大きさを比較し、その大小に応じて、ゲイン補正値の値を1カウントずつアップダウンする。

【0046】例えばゲイン検波部48は、図6に示すように、構成することができる。この図6に示すゲイン検出部48は、比較器61によって右チャネル積分値と左チャネル積分値との大きさを比較する。比較結果は、制御回路62に与えられる。制御回路62は、ゲイン取り込みタイミング毎にスイッチ64を切り換えることによって、出力ラッチ回路63に格納されているゲイン補正値を、-1加算器65、+1加算器66、±0加算器67にフィードバックし、ゲイン補正値の値を±1単位でアップダウンカウントをする。ゲイン検出部48では、以上のような処理を行うことによって、CCDイメージセンサ10の出力信号に常に追従したゲイン検波処理を行うことができる。なお、このゲイン検出部48では、ゲイン検波開始時にスイッチ68が切り換えられることによって、予め設定してある初期値を、ゲイン補正値として出力する。このことにより、ゲイン補正値が安定するまでの収束時間を短縮することができる。

【0047】以上のように複数ラインゲイン検波回路23は、右チャネルの画素データと左チャネルの画素データとを複数ラインに亘って平均化し、その差分を求めて、右チャネルと左チャネルとのゲイン差を求めることができる。

【0048】(画素並べ替え回路) つぎに、画素並べ替え回路26について詳細に説明する。

【0049】画素並べ替え回路26は、右チャネル画素データ及び左チャネル画素データの2チャネル分の画素データ列を合成して、1チャネル化した画素データ列に変換する。

【0050】例えば、画素並べ替え回路26は、図7に示すような、2つの入力ポートと1つの出力ポートとを備えたメモリを用いて画素の並べ替えを行い、2チャネル分の画素データを、1チャネル化した画素データ列に変換する。

【0051】この場合、書き込みは、例えば、図7(A)に示すように、右チャネル画素データと左チャネル画素データとをそれぞれ独立の入力ポートから1ライン毎メモリ上に順次書き込んでいく。

【0052】読み出し時には、図7(B)に示すように、まず、右チャネルの0ラインの画素データを、書き込み順序と同一の順序で読み出していき、左チャネルの0ラインの画素データを書き込み順序と逆の順序で読み出していく。続いて、右チャネルの1ラインの画素データを書き込み順序と同一の順序で読み出していき、左チャネルの1ラインの画素データを書き込み順序と逆の順序で読み出していき、といったように、読み出し時には、半ライン毎に右チャネルと左チャネルとで、交互に読み出しアドレスをアクセスしていき、1チャネル出力型のCCDイメージセンサによる画素のスクラン順序と同様のデータ配列にする。なお、読み出しレートは、書き込みレートに対して少なくとも2倍のスピードで処理を行う必要がある。

【0053】(1ラインゲイン検波/補正回路)つぎに、1ラインゲイン検波/補正回路29について説明をする。

【0054】1ラインゲイン検波/補正回路29は、1ライン毎に右チャネルと左チャネルの境界部分の画素を抽出し、その境界部分のゲイン差を検出して、そのゲイン差を補正する回路である。

【0055】1ラインゲイン検波/補正回路29は、例えば、図8に示すように、各ライン毎、チャネル境界近傍の複数の画素を抽出する。例えば、ここでは、左右8画素ずつ抽出している。そして、左右のチャネルの画素値の平均を求め、その比を算出する。その平均値の比率に基づき、ゲインの高いチャネルに対しては画素のレベルを下げ、ゲインの低いチャネルの画素のレベルを上げるといった処理を行って、境界部分に生じているゲイン差を平滑化する。例えば、境界から遠い画素より、境界部分に近い画素のほうを補正量を多くすることにより、チャネル境界部分に生じている左右チャネルのレベル差を滑らかに平滑化しても良い。

【0056】以上のように1ライン内でのチャネル間のゲイン補正を行うことにより、1ライン単位で生じているチャネル境界部分のゲインの不連続性を補正することができる。

【0057】以上のように本発明の実施の形態の画像信号処理装置1では、左右チャネルに分割して出力するCCDイメージセンサ10から出力される画素データに対して、各チャネル毎に独立に黒レベルを検出してそれぞれ独立に黒レベルの補正を行うとともに、各チャネル間のゲイン差を検出してゲイン差を補正している。このことによりこの画像信号処理装置1では、左右チャネルに分割して出力するCCDイメージセンサ10に対して、黒レベル及びチャネル間のゲイン差を、高精度に補正することができる。

【0058】また、この画像信号処理装置1では、複数のラインに亘り平均化しチャネル間のゲイン差を検出して、チャネル間のゲイン差を補正している。このことによりこの画像信号処理装置1では、より高精度にゲイン差を補正することができる。

【0059】また、この画像信号処理装置1では、チャネル間の境界及びその近傍部分の画素情報を抽出し、この抽出した画素データに基づきチャネル間のゲイン差を検出し、チャネル間のゲイン差を補正している。このことによりこの画像信号処理装置1では、画素成分を除去した純粋なゲイン差成分を検出することができ、そのためより高精度なチャネル間のゲイン差の補正を行うことができる。

【0060】

【発明の効果】本発明にかかる画像信号処理装置では、複数のチャネルに分割して出力するイメージセンサから出力される画素情報に対して、各チャネル毎に独立に黒レベルを検出してそれぞれ独立に黒レベルの補正を行うとともに、各チャネル間のゲイン差を検出してゲイン差を補正する。

【0061】このことにより上記画像信号処理装置では、複数のチャネルに分割して出力するイメージセンサに対して、黒レベル及びチャネル間のゲイン差を、高精度に補正することができる。

【0062】また、本発明にかかる画像信号処理装置では、複数のラインに亘り平均化しチャネル間のゲイン差を検出して、チャネル間のゲイン差を補正する。

【0063】このことにより本発明にかかる画像信号処理装置では、より高精度にゲイン差を補正することができる。

【0064】また、本発明にかかる画像信号処理装置では、上記イメージセンサが1ライン内を複数のチャネルに分割して画素情報が読み出される場合には、チャネル間の境界及びその近傍部分の画素情報を抽出し、この抽出した画素情報に基づきチャネル間のゲイン差を検出し、チャネル間のゲイン差を補正する。このことにより上記画像信号処理装置では、画素成分を除去した純粋なゲイン差成分を検出することができ、そのためより高精度なチャネル間のゲイン差の補正を行うことができる。

【図面の簡単な説明】

【図1】本発明を適用した画像信号処理装置のブロック構成図である。

【図2】上記画像信号処理装置内の複数ラインゲイン検波回路のブロック構成図である。

【図3】上記複数ラインゲイン検波回路内の境界画素抽出部の処理内容を説明するための図である。

【図4】上記複数ラインゲイン検波回路内の境界画素積分部の回路構成を示す図である。

【図5】上記境界画素積分部で時定数 n を変化させたときの積分結果の取束スピードを説明するための図である。

【図6】上記複数ラインゲイン検波回路内のゲイン検波部の回路構成を示す図である。

【図7】上記画像信号処理装置内の画素並べ替え回路の処理内容を説明するための図である。

【図8】上記画像信号処理装置内の1ラインゲイン検波

補正回路の処理内容を説明するための図である。

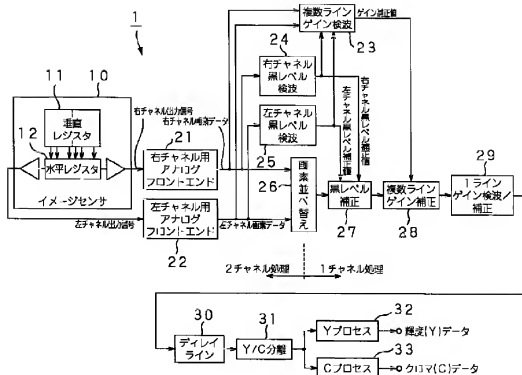
【図9】1チャネル出力型のデータ転送を行うCCDイメージセンサに用いられる従来の1チャネル出力対応の画像信号処理装置のブロック構成図である。

【図10】2チャネル出力型のデータ転送を行うCCDイメージセンサに用いられる従来の1チャネル出力対応の画像信号処理装置のブロック構成図である。

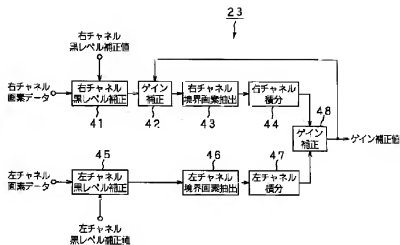
【符号の説明】

1 画像信号処理装置、10 CCDイメージセンサ、11 垂直レジスタ、12 水平レジスタ、21 右チャネル用アナログフロントエンド回路、22 左チャネル用アナログフロントエンド回路、23 複数ラインゲイン検波回路、24 右チャネル黒レベル検波回路、25 左チャネル黒レベル検波回路、26 画素並べ替え回路、27 黒レベル補正回路、28 複数ラインゲイン補正回路、29 1ラインゲイン検波/補正回路

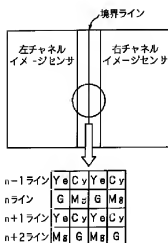
【図1】



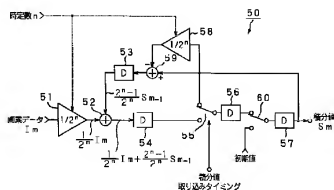
【图2】



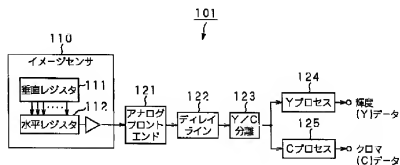
【圖3】



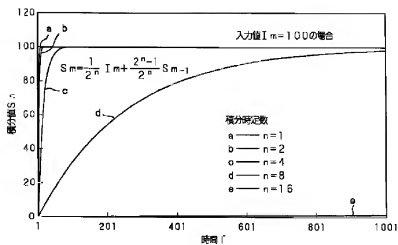
【图4】



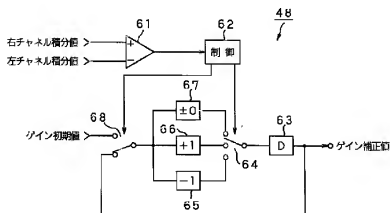
【圖9】



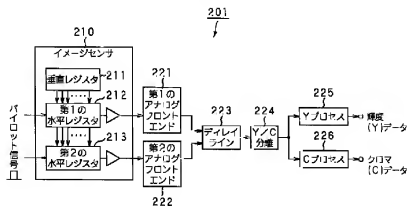
【図5】



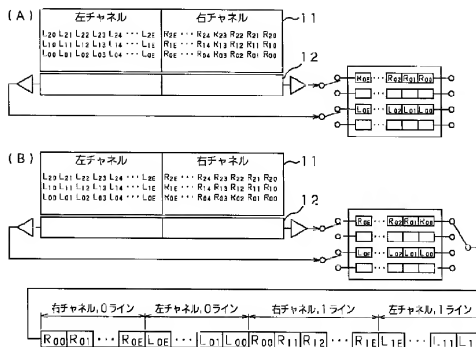
【図6】



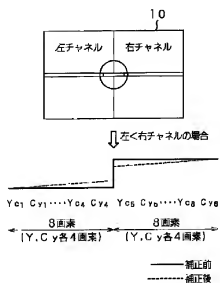
【図10】



【図7】



【図8】



フロントページの続き

(72)発明者 小磯 学
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

Fターム(参考) 4M118 AA10 AB01 BA10 DA14 FA06
FA44 GC08 GC09
5B047 AA01 BB04 CA04 CB12 CB15
DA01 DA06
5C021 PA17 PA53 PA76 PA92 XA03
XA61
5C024 CX27 GY01 GZ47 HX03 HX18
HX23 HX31